

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-112574

(43)Date of publication of application : 28.04.1998

(51)Int.Cl.

H05K 1/02

(21)Application number : 08-284688

(71)Applicant : FUJI XEROX CO LTD

(22)Date of filing : 07.10.1996

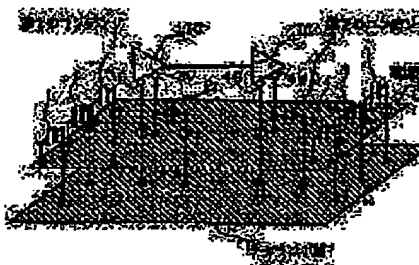
(72)Inventor : IGUCHI DAISUKE
UENO OSAMU

(54) PRINTED CIRCUIT BOARD DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To easily and substantially suppress electromagnetic radiations caused by the power supply layer and ground layer of a printed circuit board.

SOLUTION: In a printed circuit board, a power supply layer 11 and a ground layer 12 are provided, and digital ICs 3, 4 are mounted on the power supply layer 11. In the peripheral portions of one-end side and the other-end side of the printed circuit board portion, in which the power supply layer 11 and ground layer 12 of the printed circuit board face opposite each other, first capacitors 1 for coupling the power supply layer 11 to the ground layer 12 at high frequency are provided. Also, near the digital ICs 3, 4, between respective power supply pins 3V, 4V of the digital ICs 3, 4 and the ground layer 12, second capacitors 2 which serve as the feed sources of transient current to the digital ICs 3, 4 are provided.



LEGAL STATUS

[Date of request for examination] 29.09.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3036629

[Date of registration] 25.02.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

<http://www19.ipdl.ncipi.go.jp/PA1/result/detail/main/wAAAvpay.SDA410112574P...> 2005/08/23

(10) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-112574

(43) 公開日 平成10年(1998)4月28日

(51) IntCl⁴
H05K 1/02

識別記号

FI
H05K 1/02P
N

審査請求 有 請求項の数13 FD (全13頁)

(21) 出願番号 特願平8-284883

(22) 出願日 平成8年(1996)10月7日

(71) 出願人 000005498

富士ゼロックス株式会社

東京都港区赤坂二丁目17番22号

(72) 発明者 井口 大介

神奈川県足柄上郡中井町430 グリーン

テクナカ い 富士ゼロックス株式会社内

(72) 発明者 上野 修

神奈川県足柄上郡中井町430 グリーン

テクナカ い 富士ゼロックス株式会社内

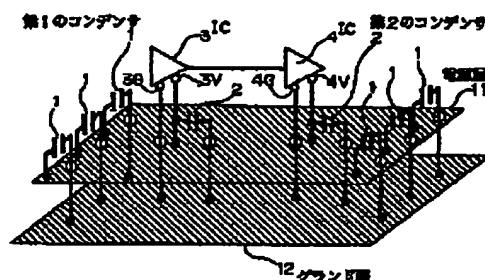
(74) 代理人 弁理士 佐藤 正美

(54) 【発明の名称】 プリント配線基板装置

(57) 【要約】

【課題】 プリント配線基板の電源層およびグラウンド層に起因する電磁放射を、容易かつ大幅に抑制できるようにする。

【解決手段】 プリント配線基板は、電源層11およびグラウンド層12を有し、デジタルIC3、4が実装されるものである。このプリント配線基板の電源層11とグラウンド層12が対向する基板部分の一端部および他端部の周辺部に、電源層11とグラウンド層12を高周波的に結合する第1のコンデンサ1を配置する。デジタルIC3、4の近傍において、それぞれ、デジタルIC3、4の電源ピン3V、4Vとグラウンド層12の間に、デジタルIC3、4に対する漏洩的電流の供給源となる第2のコンデンサ2を配置する。



(2)

特開平10-112574

1

2

【特許請求の範囲】

【請求項1】電源層およびグランド層を有し、前記電源層および前記グランド層に接続されて能動素子が実装されたプリント配線基板と、

前記電源層と前記グランド層が対向する基板部分の周辺部に沿って配置され、前記電源層と前記グランド層を高周波的に結合する第1のコンデンサと、

前記プリント配線基板上の前記それぞれの能動素子の電源ピンまたはその近傍の電源層と前記グランド層との間に配置され、前記それぞれの能動素子に対する過渡的電流の供給源となる第2のコンデンサと、

を備えることを特徴とするプリント配線基板装置。

【請求項2】請求項1のプリント配線基板装置において、

前記第1のコンデンサが配置された基板部分の周辺部は、前記プリント配線基板に固有の電気的共振電流の方向の少なくとも一端側の周辺部であることを特徴とするプリント配線基板装置。

【請求項3】請求項1のプリント配線基板装置において、

前記第1のコンデンサが配置された基板部分の周辺部は、前記プリント配線基板に固有の電気的共振電流の方向の一端側および他端側の対向する周辺部であることを特徴とするプリント配線基板装置。

【請求項4】請求項3のプリント配線基板装置において、

前記第1のコンデンサが配置された対向する周辺部は、前記電気的共振電流の方向と直交する軸に関して非対称に前記第1のコンデンサが配置されたことを特徴とするプリント配線基板装置。

【請求項5】請求項1のプリント配線基板装置において、

前記第1のコンデンサが配置された基板部分の周辺部は、前記基板部分の全周にわたる周辺部であることを特徴とするプリント配線基板装置。

【請求項6】電源層およびグランド層を有し、前記電源層および前記グランド層に接続されて能動素子が実装されたプリント配線基板と、

前記電源層と前記グランド層が対向する基板部分の、前記プリント配線基板に固有の電気的共振電流の節部に沿って配置され、前記電源層と前記グランド層を高周波的に結合する第1のコンデンサと、

前記プリント配線基板上の前記それぞれの能動素子の電源ピンまたはその近傍の電源層と前記グランド層との間に配置され、前記それぞれの能動素子に対する過渡的電流の供給源となる第2のコンデンサと、

を備えることを特徴とするプリント配線基板装置。

【請求項7】請求項6のプリント配線基板装置において、

前記第1のコンデンサが配置された電気的共振電流の節

部は、前記基板部分の前記電気的共振電流の方向の少なくとも一端側の周辺部であることを特徴とするプリント配線基板装置。

【請求項8】請求項6のプリント配線基板装置において、

前記第1のコンデンサが配置された電気的共振電流の節部は、前記基板部分の前記電気的共振電流の方向の一端側および他端側の対向する周辺部であることを特徴とするプリント配線基板装置。

【請求項9】請求項6のプリント配線基板装置において、

前記第1のコンデンサが配置された電気的共振電流の節部は、前記基板部分の全周にわたる周辺部であることを特徴とするプリント配線基板装置。

【請求項10】請求項1または6のプリント配線基板装置において、

前記第1のコンデンサの静電容量が10のマイナス9乗ファラッド以上で、かつ前記第2のコンデンサの静電容量が10のマイナス8乗ファラッド以上であることを特徴とするプリント配線基板装置。

【請求項11】請求項1または6のプリント配線基板装置において、

前記第1のコンデンサが1メートルあたり20個以上の線密度で配置されたことを特徴とするプリント配線基板装置。

【請求項12】請求項1または6のプリント配線基板装置において、

前記第1のコンデンサと直列に抵抗が接続されたことを特徴とするプリント配線基板装置。

【請求項13】プリント配線基板装置を用いた電子機器において、

前記プリント配線基板装置が請求項1または6に記載のプリント配線基板装置であることを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、情報機器などの電子機器に用いるプリント配線基板装置、およびプリント配線基板装置を用いた情報機器などの電子機器に関する。

【0002】

【従来の技術】近年、様々な情報機器において、電磁波の不要輻射が問題となっている。そして、その電磁放射の主要なものが、プリント配線基板上のクロックの高調波に相当する周波数スペクトルを有するため、これまで、その電磁放射は、主としてクロック信号やこれに同期したデジタル信号の信号線に起因するものと考えられ、そのため、プリント配線基板上の信号線やこれと接続されたワイヤーハーネスなどに対して、様々な電磁放射防止対策がとられてきた。

(3)

特開平10-112574

3

【0003】具体的には、(1)クロック信号やデジタル信号などの信号に対して低域通過フィルタリング処理を行って必要な帯域のみを通過させる、(2)信号出力ラインにダンピング抵抗を付加して信号の立ち上がりおよび立ち下がりを変えさせる、(3)信号線の近傍にグラウンド電位のガードパターンを配置して漏れ電流ループを小さくする、などが考えられている。

【0004】しかしながら、実際にプリント配線基板上で起る電磁放射は、信号線上の電圧分布から予測されるものとは周波数分布が異なり、しかも信号線の性質と無関係に特定の周波数で強いピークを示すなどの特徴を有することが知られており、プリント配線基板からの電磁放射の主たる原因が、信号線ではなく回路系にあることが、すなわちプリント配線基板の電圧およびグラウンド電位の電磁的共振であることが予測されている。

【0005】そして、従来の上述したプリント配線基板上の信号線やこれと接続されたワイヤーハーネスなどに対する放射防止対策では、このプリント配線基板の電圧およびグラウンド電位に起因する電磁放射に対しては効果を持たないことが、明らかである。

【0006】そこで、このプリント配線基板の回路系に起因する電磁放射を抑制する方法として、国際電気学会大会論文第10巻第175頁「低EMI多層回路基板」には、図19に示すような基板構造が提案されている。

【0007】すなわち、この「低EMI多層回路基板」に示された方法は、図19の両面側においてプリント配線基板に2層のグラウンド層32A、32Bを形成し、そのグラウンド層32A、32Bの端部においてグラウンド層32A、32B間に抵抗体33を接続するとともに、図19の31とグラウンド層32A、32Bとの間の誘電体34A、34Bの誘電率を変えることによって、プリント配線基板の電圧およびグラウンド電位の電磁的共振を抑制しようとするものである。

【0008】

【発明が解決しようとする課題】しかしながら、この図19に示した従来の方法は、2層のグラウンド層32A、32Bを形成して両層間に抵抗体33を接続し、図19の31とグラウンド層32A、32Bとの間の誘電体34A、34Bの誘電率を変えるなど、プリント配線基板自体の構造を一般的なものに対して大幅に変更しなければならぬとともに、プリント配線基板の大きさや形状の違いなどに応じて個々のプリント配線基板ごとに、電磁放射を抑制するマッチング条件を設定しなければならぬため、実用上の製品への適用はかなり困難となり、適用できるとしても製造コストが著しく高くなる欠点がある。

【0009】そこで、この発明は、前記抵抗体などの電子部品に用いるプリント配線基板装置において、プリント配線基板上の信号線やこれと接続されたワイヤーハーネ

4

スなどに対して従来なされている放射防止対策では抑制できない、プリント配線基板の電圧およびグラウンド電位に起因する電磁放射を、プリント配線基板自体の構造を一般的なものに対して変更する必要がなく、しかもプリント配線基板の大きさや形状の違いなどに応じて個々のプリント配線基板ごとに条件を設定する必要のない、汎用性のある低コストの方法によって容易に、大域に抑制することができるようにしたものである。

【0010】

10 【図面を解決するための手段】第1の発明（請求項1の発明）では、電圧およびグラウンド電位を有し、前記電圧および前記グラウンド電位に接続されて電子部品が実装されるプリント配線基板に対して、前記電圧層と前記グラウンド層が対向する基板部分の周辺部に沿って配置され、前記電圧層と前記グラウンド層を高周波的に結合する第1のコンデンサと、前記プリント配線基板上の前記それぞれの電子部品の電源ピンまたはその近傍の電圧層と前記グラウンド層との間に配置され、前記それぞれの電子部品に対する漏洩電流の供給源となる第2のコンデンサと、を設ける。

20 【0011】この場合、前記第1のコンデンサを配置する基板部分の周辺部は、前記プリント配線基板に固有の電磁的共振電流の方向の一極側の周辺部とすることができ、または一極側および他極側の対向する周辺部とすることができ、あるいは前記基板部分の全局にわたる周辺部とすることができ、

【0012】また、前記第1のコンデンサを配置する基板部分の周辺部を前記プリント配線基板に固有の電磁的共振電流の方向の一極側および他極側の対向する周辺部とする場合には、前記第1のコンデンサを前記電磁的共振電流の方向と直交する軸に沿って対称的に配置することが望ましい。

30 【0013】第2の発明（請求項6の発明）では、電圧層およびグラウンド層を有し、前記電圧層および前記グラウンド層に接続されて電子部品が実装されるプリント配線基板に対して、前記電圧層と前記グラウンド層が対向する基板部分の、前記プリント配線基板に固有の電磁的共振電流の節部に沿って配置され、前記電圧層と前記グラウンド層を高周波的に結合する第1のコンデンサと、前記プリント配線基板上の前記それぞれの電子部品の電源ピンまたはその近傍の電圧層と前記グラウンド層との間に配置され、前記それぞれの電子部品に対する漏洩電流の供給源となる第2のコンデンサと、を設ける。

40 【0014】この場合、前記第1のコンデンサを配置する電磁的共振電流の節部は、前記基板部分の前記電磁的共振電流の方向の一極側の周辺部である節部、または一極側および他極側の対向する周辺部である節部、あるいは前記基板部分の全局にわたる周辺部とすることができ、

50 【0015】また、第1または第2の発明（請求項1ま

(4)

特開平10-112574

5

6

たは6の発明)において、前記第1のコンデンサの静電容量は10のマイナス8乗ファラッド以上とし、かつ前記第2のコンデンサの静電容量は10のマイナス8乗ファラッド以上とすることが望ましい。

【0016】また、第1または第2の発明(請求項1または6の発明)において、前記第1のコンデンサは1メートルあたり20個以上の線密度で配置することが望ましい。

【0017】なお、第1または第2の発明(請求項1または6の発明)において、前記第1のコンデンサと直列に抵抗を接続してもよい。

【0018】第3の発明(請求項13の発明)では、プリント配線基板装置を用いた電子機器において、そのプリント配線基板装置を請求項1または6に記載のものと

する。

【0019】
【作用】発明者は、実際に4層プリント配線基板を用いて、プリント配線基板の電源層およびグラウンド層の電氣的共振とプリント配線基板からの電磁放射との関係調べた。その結果、基板端を開放端とする電源層およびグラウンド層上に定在波が発生し、その定在波によってプリント配線基板から電磁放射を生じることが判明した。

【0020】この電源層およびグラウンド層上に生じる定在波は、電源層とグラウンド層が対向する基板部分の、電氣的共振電流の方向における幅 W を波長 λ の $1/2$ とし、周波数が $f=c/(2W\varepsilon^{1/2})$ の基本波に対して(ただし、 c は光速、 ε は基板材料の比誘電率)、2次高調波、3次高調波などの整数次高調波が合成されたものである。

【0021】そして、このようにプリント配線基板からの電磁放射が電源層およびグラウンド層上の定在波によるものとして、その高周波電流源は、主として、プリント配線基板上に実装されたデジタルIC(集積回路)などの能動素子のスイッチング動作時などの過渡的動作時に、電源系から能動素子の電源ピンを通じて能動素子に流れ込む貫通電流である。

【0022】すなわち、プリント配線基板の電源層から能動素子の電源ピンに過渡的な電流が流れ込み、これを波源とする変位電流が基板端で反射を繰り返すことによって、電源層およびグラウンド層上に定在波が発生し、電磁放射を生じるものである。

【0023】そこで、発明者は、まず第1に、電源層とグラウンド層が対向する基板部分の、プリント配線基板に固有の電氣的共振電流の方向の一端側の周辺部、もしくは一端側および他端側の対向する周辺部に沿って、またはプリント配線基板に固有の電氣的共振電流の節部に沿って、電源層とグラウンド層を高周波的に結合するコンデンサを配置することを考えた。

【0024】電源層とグラウンド層が対向する基板部分の、電氣的共振電流の方向の一端側の周辺部、もしくは

一端側および他端側の対向する周辺部に沿って、電源層とグラウンド層を高周波的に結合するコンデンサを配置することにより、上記の変位電流の基板端での反射が抑えられ、電源層およびグラウンド層の電氣的共振による電磁放射を低減できると考えられる。

【0025】または、電源層とグラウンド層が対向する基板部分の、電氣的共振電流の節部に沿って、電源層とグラウンド層を高周波的に結合するコンデンサを配置することにより、その電氣的共振電流の節部において電源層とグラウンド層との間の高周波的な電位差が抑えられ、電源層およびグラウンド層の電氣的共振が抑圧されて、その電氣的共振による電磁放射を低減できると考えられる。

【0026】しかし、このように電源層とグラウンド層を高周波的に結合するコンデンサを配置しても、電源層およびグラウンド層の電氣的共振による電磁放射の低減効果は小さいとともに、このように電源層とグラウンド層を高周波的に結合するコンデンサを配置することにより、電源層およびグラウンド層の電氣的共振によらない副次的な電磁放射が発生して、プリント配線基板からの電磁放射を抜本的に低減できないことが認められた。

【0027】電源層およびグラウンド層の電氣的共振による電磁放射の低減効果が小さいのは、電源層とグラウンド層を高周波的に結合するコンデンサに書えられた電荷が、プリント配線基板上に実装されたデジタルICなどの能動素子の電源端子からみて低インピーダンスの電流源となって、その能動素子の動作時、その能動素子に対する電荷の供給源となり、そのコンデンサからその能動素子に過渡的電流が流れて、その過渡的電流が電源層およびグラウンド層の共振とカップリングして基板面における共振電流となるからと考えられる。

【0028】さらに、この過渡的電流自体が電源層とグラウンド層をループ状に流れることによって、電源層およびグラウンド層の電氣的共振によらない副次的な電磁放射を生じるものである。

【0029】そこで、発明者は、上記の電源層とグラウンド層を高周波的に結合するコンデンサを第1のコンデンサとして、さらに、プリント配線基板上のそれぞれの能動素子の電源ピンとグラウンド層の間に、それぞれの能動素子に対する過渡的電流の供給源となる第2のコンデンサを配置することを考えた。

【0030】ここで、能動素子の電源ピンとグラウンド層の間というのは、その能動素子の近傍であって、その能動素子の電源系からみた第2のコンデンサのインピーダンスが第1のコンデンサのそれより十分小さく、しかもその能動素子の電源系と第2のコンデンサで形成されるグラウンドループによる放射が十分小さい範囲を意味する。すなわち、第2のコンデンサは、後述する実施例に示すように能動素子の電源ピンとこれを電源層に接続するビアホールとの中間に配置するのが望ましいが、必ずしもこの位置に限る必要はない。

(5)

特開平10-112574

7

8

【0031】このように、それぞれの能動素子の近傍に、その能動素子に対する過渡的電流の供給源となる第2のコンデンサを配置することによって、その能動素子の動作時、電源層からその能動素子に流れる電流自体が局所化され、上記のように第1のコンデンサからその能動素子に過渡的電流が流れ込むのが防止される。

【0032】したがって、第1のコンデンサからの過渡的電流が基板面における共振電流となることが防止され、電源層およびグラウンド層の電氣的共振が十分抑圧され、電源層およびグラウンド層の電氣的共振による主たる電磁放射が十分低減する。

【0033】また、第1のコンデンサからの過渡的電流が電源層とグラウンド層をループ状に流れることがほとんどないので、電源層およびグラウンド層の電氣的共振によらない副次的な電磁放射も十分抑制される。

【0034】以上のように、第1および第2のコンデンサを同時に配置することによって、第1のコンデンサのみを配置した場合の効果と第2のコンデンサのみを配置した場合の効果の単純な積より、はるかに大きい効果を生じ、第1および第2のコンデンサを同時に配置することによって初めて、電源層およびグラウンド層の電氣的共振による主たる電磁放射、および電源層およびグラウンド層の電氣的共振によらない副次的な電磁放射を、ともに十分に抑制でき、プリント配線基板の電源層およびグラウンド層に起因する電磁放射を、問題にならない程度に大幅に抑制できるものである。したがって、第1のコンデンサを配置することと、第2のコンデンサを配置することは、不可分である。

【0035】そして、上記のように構成した第1または第2の発明（請求項1または6の発明）においては、このように第1および第2のコンデンサを同時に配置するので、プリント配線基板の電源層およびグラウンド層に起因する電磁放射を大幅に抑制することができる。

【0036】しかも、プリント配線基板自体は単に1層の電源層およびグラウンド層を有する一般的なものでよいとともに、プリント配線基板の大きさや形状の違いなどに応じて個々のプリント配線基板ごとに条件を設定する必要もない。

【0037】

【発明の実施の形態】図1～図4は、この発明のプリント配線基板装置の一例を示す。図1は、装置の概略的構成を示し、図2は、装置の概略的平面図であり、図3は、第1のコンデンサの配置部分における断面構造を示し、図4は、能動素子としてのデジタルICと第2のコンデンサの配置部分の概略的平面図である。

【0038】この例のプリント配線基板装置のプリント配線基板10は、図3に示すように、4層プリント配線基板で、電源層11、グラウンド層12、パターン層13およびパターン層14を有する。ただし、電源層11とグラウンド層12の間に、さらに1層または複数層のパ

ー層を有するものでもよい。

【0039】また、プリント配線基板10は、図2に示すように、長方形形状であるとともに、この例では、電源層11がグラウンド層12より若干小さくされたものである。したがって、この例では、電源層11とグラウンド層12が対向する基板部分は、電源層11が存在する基板部分である。

【0040】このプリント配線基板10のパターン層13側には、デジタルIC3および4を含む複数の能動素子が実装され、デジタル信号の授受を行う。デジタルIC3、4の電源ピン3V、4Vは、それぞれ後述する第2のコンデンサ2の一方の電極2aを介して、ビアホール17によって電源層11に接続し、グラウンドピン3G、4Gは、それぞれビアホール19によってグラウンド層12に接続する。

【0041】後述するように第1のコンデンサ1および第2のコンデンサ2が配置されない場合、プリント配線基板10においては、デジタルIC3、4がスイッチング動作を行うとき、電源層11からデジタルIC3、4の電源ピン3V、4Vに過渡的なスイッチング電流が引き込まれて、図6に示すように電源層11とグラウンド層12の間に動作周波数の高周波の変位電流 i_a が発生し、その変位電流 i_a が電流 i_r で示すように電源層11とグラウンド層12が対向する基板部分の端部で開放端反射して、プリント配線基板10に固有の共振条件によって定在波が発生し、その定在波によってプリント配線基板10から電磁放射を生じる。

【0042】その定在波は、図5に示すように、電源層11とグラウンド層12が対向する基板部分の、電氣的共振電流の方向であるX軸方向またはY軸方向における幅 W を波長 λ の $1/2$ とし、周波数が $f=c/(2W\varepsilon^{1/2})$ の基本波 S_1 に対して（ただし、 c は光速、 ε は基板材料の比誘電率）、2次高調波 S_2 、3次高調波 S_3 などの整数次高調波が合成されたもので、プリント配線基板10に固有の共振条件によって、X軸方向もしくはY軸方向の定在波、またはその両方が発生する。この定在波による電磁放射のスペクトルは、図7(A)のスペクトル S_{a1} で示すように、共振周波数 f_{a1} を中心として、ある広がりを持つ。ただし、スペクトル S_{a1} は最低次の共振による電磁放射のみを示したもので、一般には上記のように高次の共振による電磁放射を有するものである。

【0043】そして、この例では、プリント配線基板10に固有の電氣的共振電流が主として上記のX軸方向に流れるものとして、図1および図2に示すように、電源層11とグラウンド層12が対向する基板部分のX軸方向の一端側および他端側の対向する周辺部に沿って、電源層11とグラウンド層12を高周波的に結合する第1のコンデンサ1を配置する。

【0044】そのX軸方向の一端側および他端側の対向

9

する周辺部は、同時に、上記の基本波S1の節部であり、2次高調波S2、3次高調波S3などの整数次高調波の節部の一部である。

【0045】この場合、図3に示すように、それぞれのコンデンサ1の一方の電極をビアホール18を介して電源層11に接続するとともに、他方の電極をビアホール15を介してグランド層12に接続する。

【0046】このように第1のコンデンサ1を配置することによって、上記の変位電流iaの電源層11とグランド層12が対向する基板部分の端部での反射が抑えられ、電源層11およびグランド層12の電氣的共振による電磁放射を低減することができる。

【0047】すなわち、発明者の解析結果によれば、プリント配線基板10上の共振電流は、基板面上をほぼ基板軸に沿って一様に流れ、個々の共振電流は、図8

(A)に示すように特性インピーダンスZoの平行2線路を流れるものと等価となって、その両端において反射を繰り返す結果、共振を生じるものである。

【0048】この場合、一般に、基板端の終端インピーダンスをr、電源層11上およびグランド層12上の伝送インピーダンスをZとすると、基板端部における反射率は、

$$\rho = (r - Z) / (r + Z) \quad \dots (1)$$

で表され、通常のプリント配線基板では、基板端は終端インピーダンスroが無限大に近い解放端とされるので、反射率rhoは1に近い値を有する。

【0049】これに対して、上記のように第1のコンデンサ1を配置することによって、図8(B)に示すように、そのコンデンサ1の部分においては、基板端の高周波に対する終端インピーダンスrcが低下するため、反射率rhoが低下し、プリント配線基板10上の共振電流が低下することになる。

【0050】第1のコンデンサ1は、同時に、アンテナにおける波長短縮と同様な効果をもたらし、そのコンデンサ1の部分で、図7(B)のスペクトルSa2で示すように、共振周波数を上記の周波数fa1から高周波側の周波数fa2にシフトする。このため、以下の2つの効果によって、さらに共振による電磁放射のレベルが低下する。

【0051】すなわち、第1は、共振周波数が高周波側にシフトすることによって、共振条件が基板面上で分布的となり、等価的なQが低下することである。

【0052】第2に、デジタルIC3、4を例えば10MHzで駆動した場合、デジタルIC3、4のスイッチング電圧のスペクトルは、その高調波成分が、図9に示すように、約200MHzまではほぼ20dB/oct.で、それ以上ではほぼ40dB/oct.で、それぞれ減少するようになり、共振周波数の高周波側へのシフトによって、スイッチング電圧中の高調波成分が低下する。

(5)

特開平10-112574

10

【0053】しかし、このように電源層11とグランド層12を高周波的に結合する第1のコンデンサ1を配置しても、図7(B)のスペクトルSa2で示すように、なお電源層11およびグランド層12の電氣的共振による電磁放射の低減効果が小さいとともに、このように電源層11とグランド層12を高周波的に結合する第1のコンデンサ1を配置することにより、図7(B)のスペクトルSb2で示すように、電源層11およびグランド層12の電氣的共振によらない副次的な電磁放射が発生する。

【0054】電源層11およびグランド層12の電氣的共振による主たる電磁放射の低減効果が小さいのは、第1のコンデンサ1に蓄えられた電荷が、デジタルIC3、4の電源ピン9V、4Vからみて低インピーダンスの電流源となって、デジタルIC3、4のスイッチング動作時、デジタルIC3、4に対する電荷の供給源となり、第1のコンデンサ1からデジタルIC3、4に過渡的電流が流れて、その過渡的電流が電源層11およびグランド層12の共振とカップリングして基板面における共振電流となるからである。

【0055】さらに、副次的な電磁放射は、第1のコンデンサ1とデジタルIC3、4の電源系とによるループ共振現象によって生じる。すなわち、デジタルIC3について示すと、図10(A)に示すように、デジタルIC3ないしその電源系は、キャパシタンスCp、リードインダクタンスLsおよび抵抗Rpを有し、図10(B)に示すように、これと、第1のコンデンサ1のキャパシタンスCd、および第1のコンデンサ1とデジタルIC3の間のボードインダクタンスLbとによって、ループ共振回路が形成される。

【0056】ここで、電源系のキャパシタンスCpは、例えば、デジタルIC3が標準的なTTL-ICである場合、200pF程度であり、第1のコンデンサ1のキャパシタンスCdは、後述するように望ましくは10のマイナス9乗F以上とされるので、電源系のキャパシタンスCpは、第1のコンデンサ1のキャパシタンスCdに比べて十分小さい。また、ボードインダクタンスLbは、面インダクタンスであるので、リードインダクタンスLsに比べて十分小さい。

【0057】したがって、ループ共振回路は、等価的に、図10(C)に示すようになり、ループ共振の共振周波数fbは、実質的に、第1のコンデンサ1のキャパシタンスCdおよび第1のコンデンサ1とデジタルIC3との距離によらずに、電源系のキャパシタンスCpおよびデジタルIC3のリードインダクタンスLsによって決まる。Cp=200pF、Ls=20nHとすると、共振周波数fbは約80MHzとなる。

【0058】このループ共振による副次的な電磁放射のレベルは、ループ面積が大きいほど大きくなる。そこで、この例では、図1、図2および図4に示すように、

50

11

デジタルIC3、4の電源ピン3V、4Vとグラウンド層12の間に、それぞれデジタルIC3、4に対する過渡的電流の供給源となる第2のコンデンサ2を配置する。

[0059]この場合、デジタルIC3、4の電源ピン3V、4Vを、それぞれ第2のコンデンサ2の一方の電極2aを介して、ビアホール17によって電源層11に接続し、第2のコンデンサ2の他方の電極2bを、それぞれビアホール18によってグラウンド層12に接続する。

[0060]ただし、デジタルIC3、4の電源ピン3V、4Vと第2のコンデンサ2の一方の電極2aを直接接続しないで、デジタルIC3、4の電源ピン3V、4Vおよび第2のコンデンサ2の一方の電極2aを、それぞれビアホールによって電源層11に接続してもよい。

[0061]このように、デジタルIC3、4の電源ピン3V、4Vの近傍に、デジタルIC3、4に対する過渡的電流の供給源となる第2のコンデンサ2が配置されることによって、デジタルIC3、4のスイッチング動作時、デジタルIC3、4に流れ込む過渡的電流は、ほとんど第2のコンデンサ2から供給されるようになり、第1のコンデンサ1からデジタルIC3、4に過渡的電流が流れ込むことが、ほとんどなくなる。

[0062]したがって、ループ電流は、ほとんどデジタルIC3、4の電源系と、その近傍の第2のコンデンサ2を流れるようになり、第1のコンデンサ1からの過渡的電流が電源層11とグラウンド層12をループ状に流れることが、ほとんどないので、図7(C)のスペクトルSb3で示すように、ループ共振による副次的な電磁放射が十分抑制される。

[0063]さらに、このように第1のコンデンサ1からデジタルIC3、4に過渡的電流が流れ込むことが、ほとんどなく、第1のコンデンサ1からデジタルIC3、4に流れる過渡的電流の高周波成分が電源層11およびグラウンド層12の共振とカップリングして共振電流となることも、ほとんどないので、図7(C)のスペクトルSa3で示すように、電源層11およびグラウンド層12の共振が十分抑圧され、電源層11およびグラウンド層12の共振による主たる電磁放射も十分低減する。

[0064]図11は、プリント配線基板10として、42cm角のガラスエポキシ4層プリント配線基板で、電源層11とグラウンド層12の間隔が8mm、電源層11とグラウンド層12が対向する基板部分が40cm角のものを、第1のコンデンサ1および第2のコンデンサ2を設けない場合と、設けた場合の、電磁放射レベルを実測した結果である。基板上ではTTLIC74ALS04の1ゲートを10MHzのクロックで動作させ、3m法により電磁界を測定した。

[0065]同図(A)は、第1のコンデンサ1および第2のコンデンサ2を設けない場合で、基板の1次の固有振動による170MHz近傍のピークで、最大放射電

(7)

特開平10-112574

12

界強度Eが37dBμV/mを示した。

[0066]同図(B)は、上記の40cm角の基板部分の対向する周辺部に、第1のコンデンサ1として、10のマイナス9乗ファラッドの容量のコンデンサを、それぞれ9個、5cm間隔で配置するとともに、ICの電源ピン近傍に、第2のコンデンサ2として、10のマイナス8乗ファラッドの容量のコンデンサを配置した場合で、20dBμV/m以上の電磁放射低減効果が得られることを確認した。

[0067]第1のコンデンサ1は電源層11とグラウンド層12を高周波的に結合し、第2のコンデンサ2は過渡的電流の供給源となるので、いずれもある程度以上の容量が必要である。

[0068]図12は、第2のコンデンサ2の容量をパラメータとして、第1のコンデンサ1の容量を変えた場合の、電磁放射低減効果の測定結果を示し、図11の場合と同じ基板に対して、第1のコンデンサ1としては一辺部に9個のコンデンサを5cm間隔で配置した場合である。丸印のプロットは、第2のコンデンサ2の容量を10のマイナス8乗ファラッドにした場合であり、三角印のプロットは、第2のコンデンサ2の容量を10のマイナス9乗ファラッド以下にした場合である。

[0069]図13は、逆に、第1のコンデンサ1の容量をパラメータとして、第2のコンデンサ2の容量を変えた場合の、電磁放射低減効果の測定結果を示し、丸印のプロットは、図11の場合と同じ基板の一辺部に、第1のコンデンサ1として10のマイナス9乗ファラッドのコンデンサおよび10のマイナス10乗ファラッドのコンデンサを、それぞれ9個ずつ、5cm間隔で配置した場合であり、三角印のプロットは、同じ基板の一辺部に、第1のコンデンサ1として10のマイナス10乗ファラッド以下のコンデンサを9個、5cm間隔で配置した場合である。

[0070]図12および図13から明らかなように、この発明による場合の電磁放射低減効果は、第1のコンデンサ1が10のマイナス9乗ファラッド以上、かつ第2のコンデンサ2が10のマイナス8乗ファラッド以上であるときに、特に顕著であり、同じ容量の第1のコンデンサ1のみを配置した場合と同じ容量の第2のコンデンサ2のみを配置した場合の単純な積より、はるかに大きいものである。

[0071]例えば、図11の場合と同じ基板に対して、第1のコンデンサ1のみを配置した場合には、主たる電磁放射の抑圧効果が-10dB、副次的電磁放射の増大を含めた実質抑圧効果が-2dBであり、第2のコンデンサ2のみを配置した場合には、主たる電磁放射の抑圧効果および実質抑圧効果が-2dBであり、第1のコンデンサ1および第2のコンデンサ2を配置した場合には、主たる電磁放射の抑圧効果および実質抑圧効果が-22dBである。

50

(8)

特開平10-112574

13

14

【0072】図14は、基板の一辺あたりの第1のコンデンサ1の密度と電磁放射の抑圧効果との関係の測定結果を示し、丸印のプロットは、基板の対向する二辺部に、その対向方向と直交する軸に関して線対称に第1のコンデンサ1を配置した場合であり、三角印のプロットは、基板の一辺部のみ第1のコンデンサ1を配置した場合である。

【0073】基板の一辺部のみ第1のコンデンサ1を配置する場合には、第1のコンデンサ1の密度が、ある程度以上になると、線線で示す副次的な電磁放射が主要な電磁放射となつて、電磁放射レベルが、かえって大きくなるが、基板の対向する二辺部に線対称に第1のコンデンサ1を配置する場合には、そのようなことを生じない。

【0074】図14から明らかなように、基板の一辺につき、第1のコンデンサ1を40cmあたり8個以上、すなわち1mあたり20個以上の線密度で配置することによって、電磁放射を十分低減することができる。

【0075】また、図15に示すように、基板の全面にわたる周辺部に、すなわち基板が長方形形状である場合には基板の四辺部に、第1のコンデンサ1を配置すれば、相乗的に電磁放射の抑圧効果を高めることができる。

【0076】基板の対向する二辺部に第1のコンデンサ1を配置する場合には、一般に、図16(A)に示すように、二辺部の対向方向と直交する軸に関して非対称に配置するよりも、同図(B)に示すように、対向方向と直交する軸に関して線対称に配置する方が望ましい。特に、1次の共振など、電流がほぼ基板軸に沿って流れるものに対しては、このように線対称に配置すると、電磁放射の抑制効果が大きくなる。

【0077】ただし、これらの電流は、厳密に基板軸に沿うものではなく、基板上の部品配置などによって分布や偏りを有するので、第1のコンデンサ1の配置も、ほぼ対称であれば十分である。

【0078】図17は、この発明のプリント配線基板装置の他の例を示す。この例は、プリント配線基板の電源層11とグランド層12が対向する基板部分の、X軸方向の一端側のラインX1上、他端側のラインX3上、そのちょうど中間のラインX2上、および、Y軸方向の一端側のラインY1上、他端側のラインY3上、そのちょうど中間のラインY2上に、第1のコンデンサ1を配置した場合である。

【0079】この例では、ラインX1、X3上のコンデンサは、X軸方向についての奇数次および偶数次の共振成分を抑制し、ラインY1、Y3上のコンデンサは、Y軸方向についての奇数次および偶数次の共振成分を抑制するとともに、ラインX2上のコンデンサは、X軸方向についての偶数次の共振成分を抑制し、ラインY2上のコンデンサは、Y軸方向についての偶数次の共振成分を

抑制する。

【0080】1Cなどの能動素子および第2のコンデンサは省略したが、1Cなどの能動素子が電氣的共振電流の節部の近傍に配置される場合には、その能動素子の電源ピンを、その電氣的共振電流の節部に配置することによって、その電源ピンに対する第2のコンデンサに、その電氣的共振電流の節部に配置されるべき第1のコンデンサの役割を兼ねさせることができる。

【0081】図18に示すように、それぞれの第1のコンデンサ1に対しては、これと直列に抵抗21を接続してもよい。抵抗21を接続することによって、第1のコンデンサ1をバイパスした高周波電流が抵抗21においてエネルギー的に消費されて、電源層11およびグランド層12の電位が安定化する利点がある。

【0082】

【発明の効果】上述したように、この発明によれば、プリント配線基板の電源層およびグランド層に起因する電磁放射を、プリント配線基板自体の構造を一般的なものに対して変更する必要がなく、しかもプリント配線基板の大きさや形状の違いなどに応じて個々のプリント配線基板ごとに条件を設定する必要のない、汎用性のある低コストの方法によって容易に、大幅に抑制することができる。

【図面の簡単な説明】

【図1】この発明のプリント配線基板装置の一例の概略的構成を示す図である。

【図2】この発明のプリント配線基板装置の一例を示す概略的平面図である。

【図3】この発明のプリント配線基板装置の一例の一部の断面構造を示す図である。

【図4】この発明のプリント配線基板装置の一例の一部を示す平面図である。

【図5】プリント配線基板に生じる定在波の説明に供する図である。

【図6】電源層およびグランド層の共振を説明するための図である。

【図7】この発明による場合の電磁放射の低減を説明するための図である。

【図8】基板端での反射の説明に供する図である。

【図9】この発明の作用の説明に供する図である。

【図10】この発明の作用の説明に供する図である。

【図11】この発明の効果の説明に供する図である。

【図12】コンデンサの容量と電磁放射の低減効果との関係を示す図である。

【図13】コンデンサの容量と電磁放射の低減効果との関係を示す図である。

【図14】コンデンサの密度と電磁放射の低減効果との関係を示す図である。

【図15】この発明のプリント配線基板装置の他の例を示す概略的平面図である。

(9)

特開平10-112574

15

16

【図16】この発明のプリント配線基板装置のさらに他の例を示す概略的平面図である。

【図17】この発明のプリント配線基板装置のさらに他の例を示す概略的平面図である。

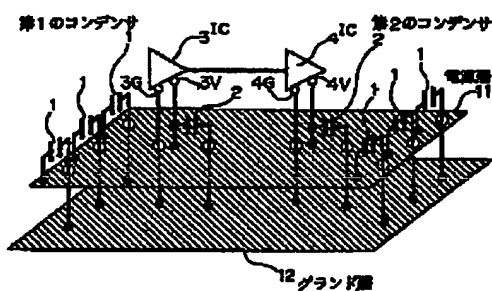
【図18】第1のコンデンサに対して直列に抵抗を接続した場合の例を示す図である。

【図19】従来のプリント配線基板装置の一例を示す断面図である。

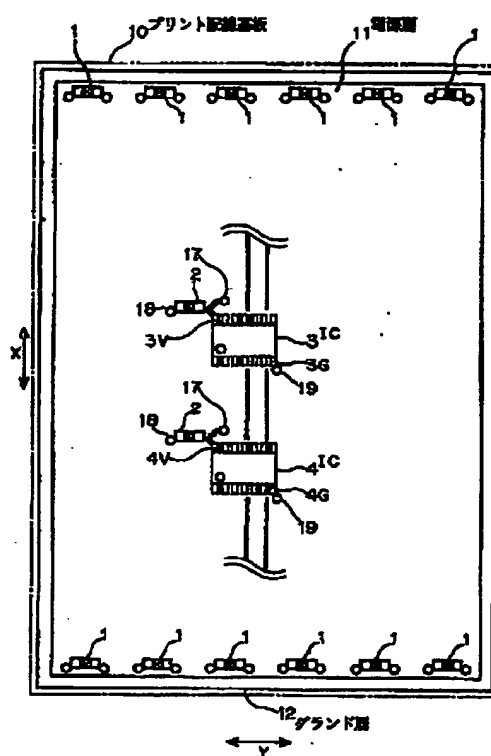
【符号の説明】

- * 1 第1のコンデンサ
- 2 第2のコンデンサ
- 3, 4 デジタルIC (施動素子)
- 3V, 4V 電源ピン
- 3G, 4G グランドピン
- 10 プリント配線基板
- 11 電源層
- 12 グランド層
- * 21 抵抗

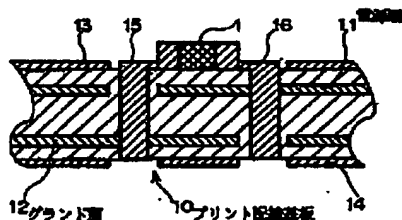
【図1】



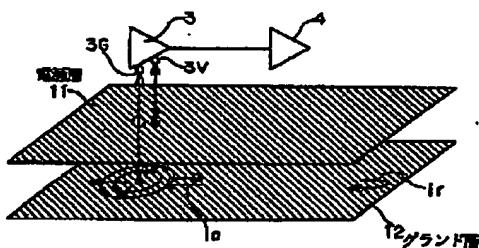
【図2】



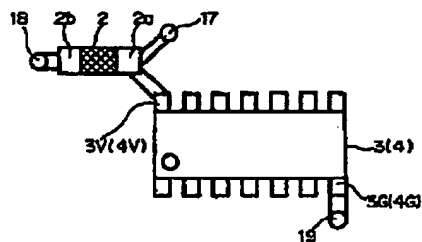
【図3】



【図6】



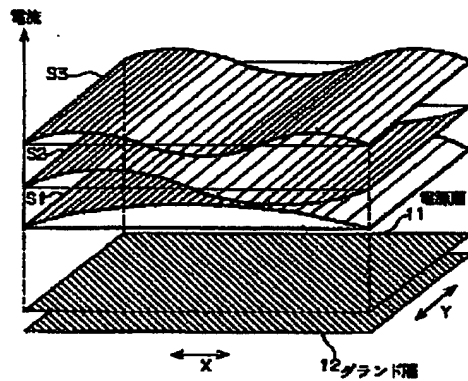
【図4】



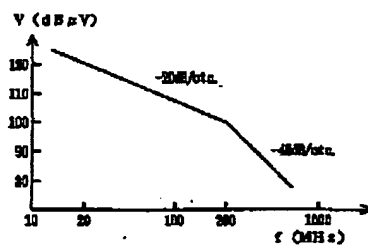
(10)

特開平10-112574

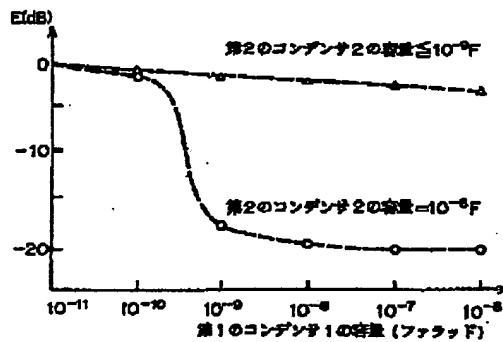
【図5】



【図9】



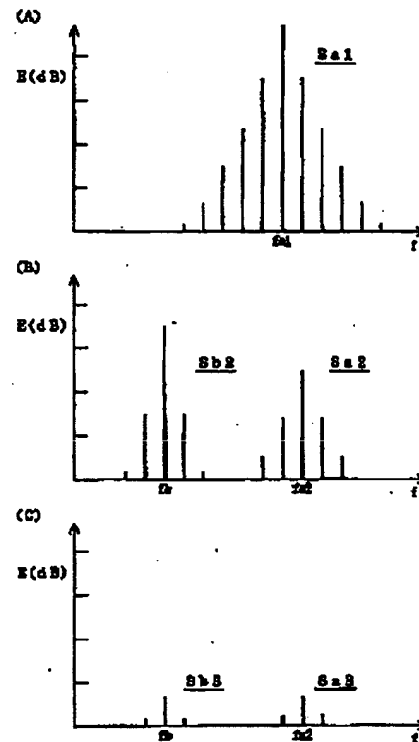
【図12】



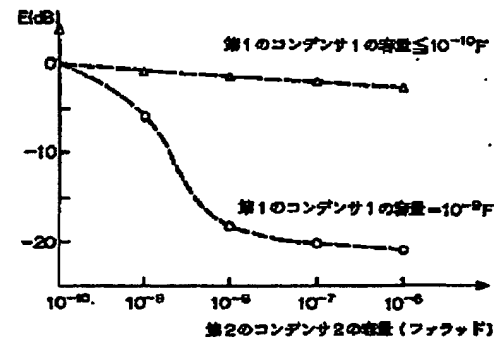
【図18】



【図7】



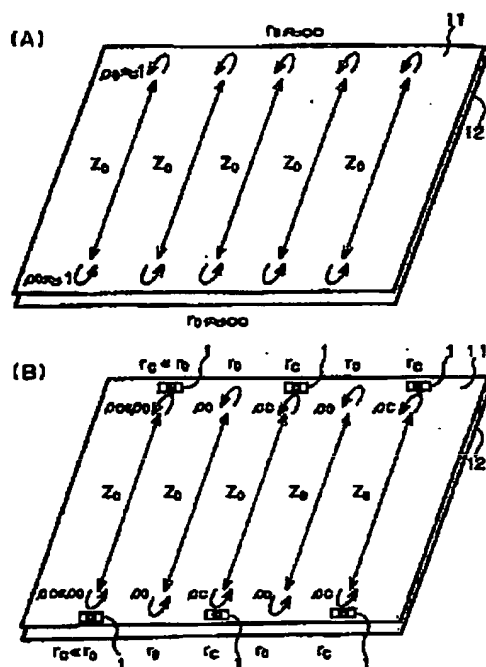
【図13】



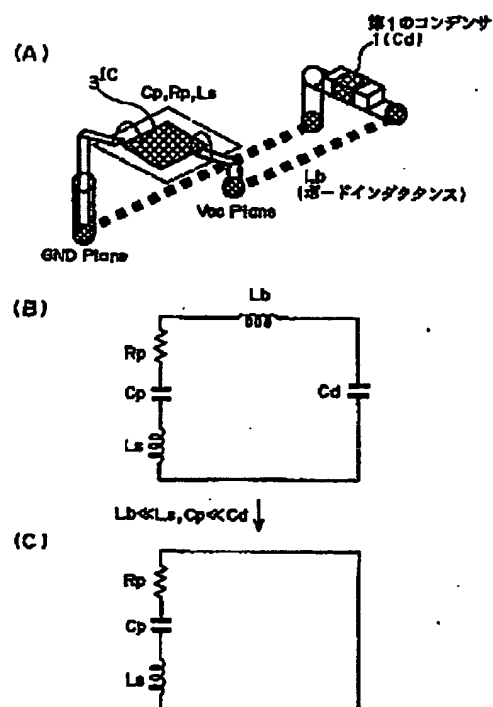
(11)

特開平10-112574

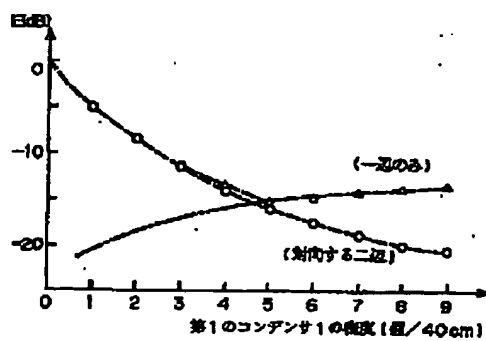
【図8】



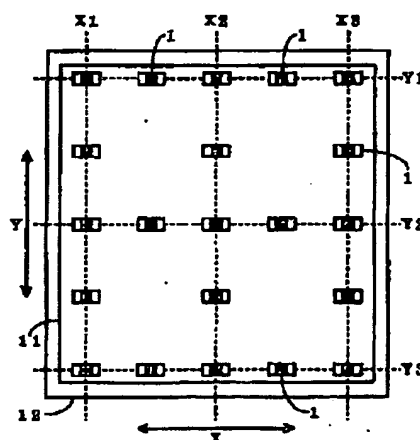
【図10】



【図14】



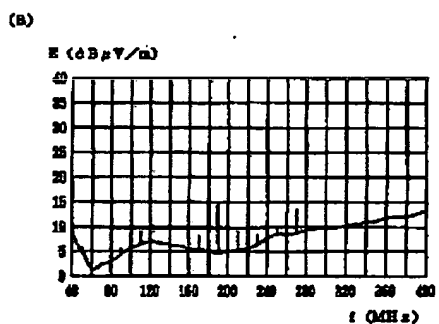
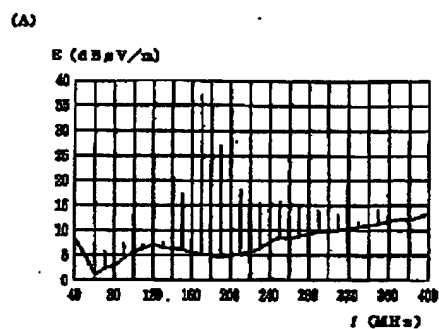
【図17】



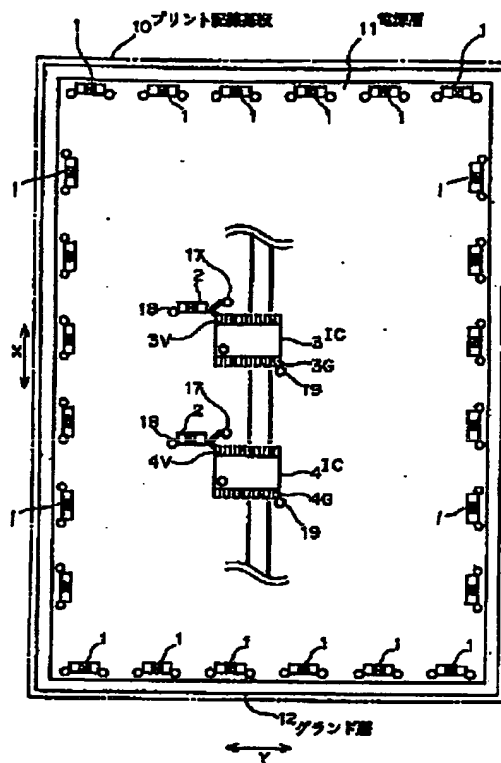
(12)

特開平10-112674

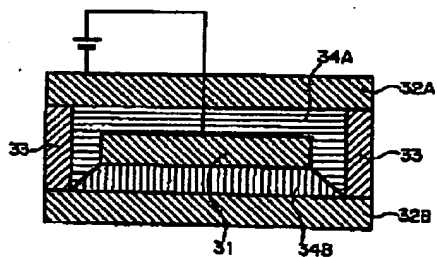
【図11】



【図15】



【図19】



(13)

特開平10-112574

【図16】

